

日本国特許庁
JAPAN PATENT OFFICE

RECEIVED
22 AUG 2003
WIPO PCT

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日
Date of Application: 2002年 8月 5日

出願番号
Application Number: 特願 2002-227149

[ST. 10/C]: [JP 2002-227149]

出願人
Applicant(s): 株式会社日立製作所
財団法人国際超電導産業技術研究センター
富士通株式会社

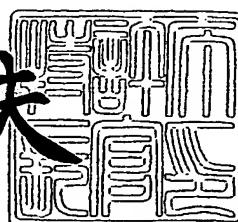
PRIORITY
DOCUMENT

SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

2003年 7月 11日

特許庁長官
Commissioner,
Japan Patent Office

今井 康夫



【書類名】 特許願
【整理番号】 NT02P0507
【提出日】 平成14年 8月 5日
【あて先】 特許庁長官 殿
【国際特許分類】 H03F 19/00
【発明者】
【住所又は居所】 東京都江東区東雲一丁目14番3号 財団法人 国際超電導産業技術研究センター 超電導工学研究所内
【氏名】 樽谷 良信
【発明者】
【住所又は居所】 東京都江東区東雲一丁目14番3号 財団法人 国際超電導産業技術研究センター 超電導工学研究所内
【氏名】 田辺 圭一
【発明者】
【住所又は居所】 東京都江東区東雲一丁目14番3号 財団法人 国際超電導産業技術研究センター 超電導工学研究所内
【氏名】 堀部 雅弘
【特許出願人】
【識別番号】 000005108
【氏名又は名称】 株式会社 日立製作所
【特許出願人】
【識別番号】 391004481
【氏名又は名称】 財団法人 国際超電導産業技術研究センター
【特許出願人】
【識別番号】 000005223
【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100068504

【弁理士】

【氏名又は名称】 小川 勝男

【電話番号】 03-3661-0071

【選任した代理人】

【識別番号】 100086656

【弁理士】

【氏名又は名称】 田中 恭助

【電話番号】 03-3661-0071

【手数料の表示】

【予納台帳番号】 081423

【納付金額】 21,000円

【その他】 国等の委託研究の成果に係る特許出願（平成13年度新エネルギー・産業技術総合開発機構「超電導応用基盤技術研究開発」委託研究、産業活力再生特別措置法第30条の適用を受けるもの）

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9003094

【包括委任状番号】 9403294

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 超電導ドライバ回路

【特許請求の範囲】

【請求項 1】

2個の超電導接合とインダクタを構成要素とする閉じたループを構成する第1段の超電導磁束量子干渉素子、前記インダクタを共有して2個の超電導接合とインダクタを構成要素とする閉じたループを構成する第2段の超電導磁束量子干渉素子、前記第2段の超電導磁束量子干渉素子のインダクタを共有して2個の超電導接合とインダクタを構成要素とする閉じたループを構成する第3段の超電導磁束量子干渉素子より成り、前記各段の超電導磁束量子干渉素子の超電導接合は下段の超電導磁束量子干渉素子の超電導接合ほど臨界電流値が大きいものとされ、前記各段の超電導磁束量子干渉素子の超電導接合には所定のバイアス電流が供給され、かつ、第1段の超電導磁束量子干渉素子に磁束量子信号が入力され、第3段の超電導磁束量子干渉素子より出力電圧が得られることを特徴とする電圧增幅用超電導ドライバ回路。

【請求項 2】

超電導磁束量子干渉素子が4段以上であり、最上段の超電導磁束量子干渉素子より出力電圧が得られる請求項1記載の電圧增幅用超電導ドライバ回路。

【請求項 3】

2個の超電導接合とインダクタを構成要素とする閉じたループを構成する超電導磁束量子干渉素子を隣接する超電導接合を共有する形で並列に複数個配列した第1段の超電導磁束量子干渉素子群、前記インダクタを共有し且つ隣接する超電導接合を共有する形で2個の超電導接合とインダクタを構成要素とする閉じたループを並列に第1段の超電導磁束量子干渉素子群よりは1つ少ない数で複数個配列して構成する第2段の超電導磁束量子干渉素子、前記第2段の超電導磁束量子干渉素子のインダクタを共有し且つ隣接する超電導接合を共有する形で2個の超電導接合とインダクタを構成要素とする閉じたループを並列に第2段の超電導磁束量子干渉素子群よりは1つ少ない数で複数個配列して構成する第3段の超電導磁束量子干渉素子よりなり、前記各段の超電導磁束量子干渉素子の超電導接合は

ほぼ等しい臨界電流値とされ、前記各段の超電導磁束量子干渉素子群の超電導接合には所定のバイアス電流が供給され、かつ、第1段の超電導磁束量子干渉素子に磁束量子信号が入力され、第3段の超電導磁束量子干渉素子群より出力電圧が得られることを特徴とする電圧增幅用超電導ドライバ回路。

【請求項4】

超電導磁束量子干渉素子群が4段以上であり、最上段の超電導磁束量子干渉素子群より出力電圧が得られる請求項3記載の電圧增幅用超電導ドライバ回路。

【請求項5】

最上段のスクイドの数量を1個とし、下の段に下るにしたがって各段を構成する超電導磁束量子干渉素子群の超電導磁束量子干渉素子の数が1個ずつ増加する請求項3記載の電圧增幅用超電導ドライバ回路。

【請求項6】

2個の超電導接合とインダクタを構成要素とする閉じたループを構成する第1段の超電導磁束量子干渉素子、前記インダクタを共有して2個の超電導接合とインダクタを構成要素とする閉じたループを構成する第2段の超電導磁束量子干渉素子、前記第2段の超電導磁束量子干渉素子のインダクタを共有して2個の超電導接合とインダクタを構成要素とする閉じたループを構成する第3段の超電導磁束量子干渉素子より成り、前記各段の超電導磁束量子干渉素子の超電導接合は下段の超電導磁束量子干渉素子の超電導接合ほど臨界電流値が大きいものとされ、前記各段の超電導磁束量子干渉素子の超電導接合には第1段の超電導磁束量子干渉素子の超電導接合を除いて所定のバイアス電流が供給され、かつ、第1段の超電導磁束量子干渉素子の2個の超電導接合にそれぞれ磁束量子信号が入力され、第3段の超電導磁束量子干渉素子より出力電圧が得られることを特徴とする電圧增幅用超電導ドライバ回路。

【請求項7】

超電導磁束量子干渉素子が4段以上であり、最上段の超電導磁束量子干渉素子より出力電圧が得られる請求項6記載の電圧增幅用超電導ドライバ回路。

【請求項8】

第1段の超電導磁束量子干渉素子の1つの超電導接合に1つの入力信号を与える

、他の1つの超電導接合に他の1つの入力信号を与えて、1つの入力信号によって超電導ドライバ回路を電圧状態にスイッチさせて電圧状態を保ち、他の1つの入力信号によって超電導ドライバ回路を零電圧状態に戻す請求項6記載の電圧增幅用超電導ドライバ回路。

【請求項9】

磁束量子を信号担体として所定の信号処理をする超電導磁束量子回路、該超電導磁束量子回路の出力する磁束量子信号を入力して磁束量子信号の入力ごとに磁束量子列の存在する状態と磁束量子列の存在しない状態との繰り返し状態を出力する磁束量子-電圧変換回路、該磁束量子-電圧変換回路の出力を入力とする電圧增幅用超電導ドライバ回路より成ることを特徴とする超電導回路。

【請求項10】

前記磁束量子-電圧変換回路の出力を入力として、入力される磁束量子を2つの回路に分流させた後1つの出力回路に出力して入力される磁束量子を倍増する回路が磁束量子-電圧変換回路と電圧增幅用超電導ドライバ回路との間に挿入された請求項9記載の超電導回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は超電導エレクトロニクスの分野に係り、とくに高速の信号処理が可能な磁束量子を信号の担体とし、高速信号観察用の計測回路、高速のアナログ信号処理用のアナログ・デジタル信号変換回路、あるいは高速のデジタルデータ処理回路等に用いられる超電導磁束量子回路の超電導ドライバ回路に関するものである。

【0002】

【従来の技術】

超電導磁束量子回路の出力部に用いられ、信号の電圧增幅機能を有する従来のドライバ回路には2種類の方式が考えられ、超電導回路に用いられている。以下、図面を参照して従来例、実施例を説明するが、参照符号を付した部品を区別したいときのみ、必要に応じて下付きの数字を付すものとする。

【0003】

図2は従来用いられている制御線付きスカイド型超電導ドライバ回路の構成例を示す図である。超電導接合1とインダクタ7によって閉じたループを構成する超電導磁束量子干渉素子、すなわちスカイド6を直列に接続し、各スカイドに制御線21を設けた構造である。超電導磁束量子回路からの信号22を入力する信号線を直列に接続された各スカイドの制御線21に接続する。3はバイアス電流源、5は出力線、8は接地である。

【0004】

制御線の配線法は2種類あり、1つは1本の超電導線をすべてのスカイドの制御線として直列に配線する構成である。他の方法は1本の信号線を分岐して、制御線を並列に各スカイドに配線する構成である。制御線を並列に接続すると、信号が同時に各スカイドに入力されるので、周波数特性が向上する。

【0005】

超電導磁束量子回路からの磁束量子信号22は電流信号として、制御線21に入力される。電流信号によって各スカイド6は出力電圧が変化する。スカイド1個あたりの出力電圧変化は0.1mV程度の微小な値であるから、電圧変化を増大させるために、10個以上のスカイドを直列に接続する (Josephson Output Interfaces for RSFQ Circuits O.A. Mukhanov 等、IEEE Transactions on Applied Superconductivity, 7巻2826頁、1997年)。

【0006】

図3は従来用いられている超電導接合列を利用した超電導ドライバ回路の他の構成例を示す図である。超電導接合1を直列に接続した超電導接合列1001、1002の一端を抵抗31およびインダクタ9を介して並列接続するとともに、インダクタ9の中点に交流電源32により交流電圧を供給する。またインダクタ9の中点から出力信号5を取る。一方、それぞれの超電導接合列100の他端は接地する。一方の超電導接合列1001の1段目に入力線を接続して磁束量子信号22を入力する構成である。この超電導ドライバ回路では、電流-電圧特性にヒステリシス特性を示す超電導接合が用いられる。

【0007】

超電導磁束量子回路からの信号電流パルス22は超電導接合列1001の1段目の超電導接合11に注入される。信号電流パルス22による電流が交流電源32によるバイアス電流と合わせて臨界電流を上回れば、この超電導接合11が超電導状態から電圧状態にスイッチする。電圧状態での超電導接合の抵抗値は相対的に高いので、バイアス電流は他方の超電導接合列1002に選択的に流れる。このため超電導接合列1002を構成する各超電導接合1の電流値が臨界電流を上回ることになる。そのため、超電導接合列1002を構成する各超電導接合1は一斉に超電導状態から電圧状態に遷移する。一斉に電圧状態に遷移した超電導接合列1002の抵抗より、1個だけ電圧状態にある超電導接合11を含む超電導接合列1001の抵抗のほうが低いので、こんどはバイアス電流は超電導接合列1001にもっぱら流れることになる。その結果、この超電導接合列1001の残りの超電導接合もすべて、超電導状態から電圧状態に遷移する (Applications of Synchronized Switching in Series-Parallel-Connected Josephson Junctions H. Suzuki等、IEEE Transactions on Electron Devices, 37巻2399頁1990年)。

【0008】

図3に示す超電導ドライバ回路はヒステリシス特性を示す超電導接合が用いられているので、いったん電圧状態に遷移した超電導接合は所定の値より印加電流を低くしない限り、零電圧状態に復帰しない。一方、ヒステリシス特性を示す超電導接合が遷移した場合、電圧値はミリボルトレベルであり、磁束量子の信号電圧である0.1mV-0.5mVより十分高い出力電圧が得られる。

【0009】

【発明が解決しようとする課題】

超電導ドライバ回路に必要とされる特性および性能は以下のとおりである。

【0010】

第一に数ミリボルト以上の出力電圧を得られることである。とくに半導体増幅器はギガヘルツ以上の高周波領域で1mVに近い雑音特性を示す。このような半導体増幅器と接続される超電導回路チップは半導体回路の雑音レベルより十分高い出力特性を有する必要がある。

【0011】

第二に超電導ドライバの駆動電源として、直流電源を用いることができる。出力信号と同じ周波数の交流電源で超電導ドライバを動作させる場合、駆動電圧のほうが磁束量子の信号電圧より十分高いので、超電導配線を逆流すること、あるいは電磁波として空間を伝播して磁束量子回路に入射すること、等によって誤動作の原因となり得る。さらに超電導接合に特有のパンチスルー現象によって、10ギガヘルツ以上で誤動作確率が増大する。

【0012】

第三にグランドプレーンとの間で容量が形成されにくいことである。超電導ドライバの昇圧された部分とグランドプレーンとの間で容量成分がある場合、零電圧から電圧状態にスイッチするときに充電され、電圧状態から零電圧にスイッチするときに放電される。昇圧された電圧が高く、容量成分が大きい場合、充放電時間が長くなり、ギガヘルツ以上の高速動作を阻害する。

【0013】

第四に占有面積が小さいことである。超電導磁束量子回路の集積規模が大きくなり、かつ出力信号の数が多くなるほど、占有面積の小さいことが望まれる。また動作周波数が数十ギガヘルツで高くなるほど、超電導ドライバの内部で信号の伝搬する時間を10ピコ秒以下、あるいはこれより十分短くする必要がある。このためには超電導ドライバ回路の寸法を短くする必要がある。

【0014】

このような超電導ドライバ回路に求められる特性および性能に対して、従来の超電導磁束量子回路に用いられる超電導ドライバ回路では以下に述べる問題を有し、必要十分な高周波信号を超電導回路から半導体回路に受け渡すのが困難であった。

【0015】

図2に示す構造の超電導ドライバ回路では第一、第三、および第四の項目で問題を有する。スクイド1個あたりの出力電圧変化は0.1mV程度であるから、数ミリボルトの出力電圧を得るには数十個のスクイドを多段に接続する必要がある。スクイドループに必要最小限のグランドプレーンのみを設ける構造として

容量を低減する努力がなされる。しかし、磁束量子回路から伸びた制御線はグランドプレーンに接続する必要があり、制御線21とスクイドインダクタ7間の容量低減には限界がある。また出力電圧変化を高めるために、スクイドの段数を多くするほど寸法が長くなり、占有面積も増大する。

【0016】

図3に示す構造の超電導ドライバ回路では、駆動電源32として出力信号の周波数に対応した交流電流を印加する必要がある。この理由はヒステリシスを有する超電導接合では、一旦電源電流を十分小さい値に戻さない限り、電圧状態から零電圧に復帰しない。この構造の超電導ドライバでは出力電圧を超電導接合1個当たりミリボルトと高く取れるものの、交流電流駆動のため、駆動電源の動作周波数が障害となり、高速化できない。

【0017】

本発明の目的は次のような特性や性能を有する超電導ドライバ回路を得ることにある。第一には数ミリボルト以上の出力電圧を得られることである。第二には駆動電源として、直流電源を用いられることである。第三にグランドプレーンとの間で容量が形成されにくいことである。第四に占有面積が小さいことである。

【0018】

【課題を解決するための手段】

上記課題に対して本発明においては以下の手段を講じた。

【0019】

本発明の超電導ドライバ回路は2個の超電導接合とインダクタによって閉じたループを構成する超電導磁束量子干渉素子すなわちスクイドを単位とし、各スクイドはインダクタを共有して、3段以上直列に接続されたものとする。直列に接続された各スクイドに対しては必要に応じて電流バイアス線を接続するものとする。これら電流バイアス線は、各スクイドの左右の超電導接合に近い位置に、それぞれ交互に接続する。

【0020】

直列に接続された各段のスクイドを構成する超電導接合に関して、上段（出力）側のスクイドに含まれる超電導接合の臨界電流ほど、漸次その値を低く設定す

るものとする。最下段のスクイドの超電導接合に対して、1個あるいは2個の超電導接合線路から磁束量子信号を入力するものとする。

【0021】

【発明の実施の形態】

(実施例1)

図1に実施例1の超電導ドライバ回路を入力信号線としての超電導接合線路とともに示す。超電導ドライバ回路12はスクイド6₁, 6₂, ---, 6₆が6段重ねとされた構造とした。各スクイド6は左右に超電導接合1を配し、上下にインダクタ7を設けた構成とした。最下段のスクイド6₁はインダクタ7₁と2つの超電導接合1₁₁, 1₁₂によるループであるが、2段目のスクイド6₂から最上段のスクイド6₆はそれぞれ上下のスクイドとインダクタ7を共有したループ構成である。例えば、スクイド6₂は2つのインダクタ7₁および7₂と2つの超電導接合1₂₁, 1₂₂によるループである。超電導接合の臨界電流は下段のスクイドから上段のスクイドに向けて漸次低い値とした。具体的には図1において、超電導接合1の臨界電流値は、それぞれ、スクイド6₁では0.25mA、スクイド6₂では0.2mA、スクイド6₃では0.15mA、スクイド6₄では0.1mA、スクイド6₅では0.07mA、スクイド6₆では0.05mAとした。しかし必ずしもこの値、あるいはこれらの値の比に固定する必要はない。

【0022】

一方、インダクタ7の値は下段のスクイドから上段のスクイドに向けて漸次大きい値とした。具体的には、それぞれ、スクイド6₁では2pH、スクイド6₂では4pH、スクイド6₃では4pH、スクイド6₄では8pH、スクイド6₅では8pH、スクイド6₅では16pHとした。インダクタの値も、必ずしもこの値、あるいはこれらの値の比に固定する必要はない。ただし臨界電流とインダクタの積が磁束量子(2フェムト・ウェーバ)の半整数倍となることを設定の目安とした。図1では各スクイド臨界電流とインダクタの積を磁束量子のほぼ1/2とした。

【0023】

各スクイドの右肩および左肩に交互に直流電流のバイアス電源3を接続した。

すなわち、スクイド6₁では左肩、スクイド6₂では右肩、スクイド6₃では左肩、スクイド6₄では右肩、スクイド6₅では左肩とし、最上段のスクイド6₅では、インダクタ7₆の中央より右側にずらせた位置に電源3を接続した。各スクイドのバイアス電源3により印加される電流は上段のスクイドとの、超電導接合の臨界電流の差に対応した値とした。

【0024】

実施例1の超電導ドライバ回路の動作を検証するために入力信号としての磁束量子信号を超電導接合線路11を介して最下段のスクイド6₁の左肩に導入する構成とした。超電導接合線路11の他端には磁束量子列の発生部4を設けた。磁束量子列の発生部4では、超電導接合1とこの超電導接合1の臨界電流を超えてバイアス電流を印加するための交流電源14が直列に接続され、交流ジョセフソン電流を発生する。交流ジョセフソン電流は超電導接合線路11では、磁束量子列として伝搬し、交流電源14によるバイアス電流に応じて磁束量子の伝搬頻度は増加する。ここでは、バイアス電流源としての交流電源14には零電流と臨界電流を超える有限電流値を振幅とする交流電流を用いた。

【0025】

図4は実施例1の超電導ドライバ回路を酸化物系の超電導薄膜および絶縁膜によって構成した場合のレイアウトの例を示す図であり、図5は超電導接合に着目した断面を示す図である。図4では、図1の回路との対応が見易く、且つ、簡単化のために、図5に表れる絶縁膜等は省略したものとした。

【0026】

先に、図5を参照して実施例1の超電導ドライバ回路の超電導接合1を説明する。超電導接合1はイットリウム・バリウム銅酸化物薄膜を上部電極膜45および下部電極膜42とするランプエッジ型とし、接合の障壁層44はスロープを形成した下部電極膜の端部表面に、イオンビームを照射することによって形成した表面損傷層とした。基板41および電極膜間の層間絶縁膜43にはそれぞれランタン・ストロンチウム・アルミニウム・タンタル酸化物の単結晶および薄膜を用いた。グランドプレーンは設けなかった。

【0027】

図4のレイアウトでは、例えば、最下段のスクイド6₁は上部電極膜45₁が逆U字状のパターンとされ、逆U字状の両辺部に配置された下部電極膜43₁₁と43₁₂との間に超電導接合1₁₁と1₁₂とが形成されている。下部電極膜43₁₁と43₁₂の他端は接地線としての配線8に接続されている。配線8は下部電極膜43の一部として必要なパターンになされる。逆U字状のパターンの上辺部はインダクタ7₁に対応する。次段のスクイド6₂はスクイド6₁と同じパターンで形成されるが、スクイド6₁では接地線としての配線8に接続された逆U字状の両辺部の他端が、スクイド6₁の逆U字状のパターンの上辺部の肩の部分に接続される。ここで、左下がりのハッチングで示す部分は上部電極膜45と下部電極膜43との接続部が超電導状態を維持して接続されることを意味する。スクイド6₁の左肩からはバイアス電源3に接続するための配線3₁が引き出され、スクイド6₂の右肩からはバイアス電源3に接続するための配線3₂が引き出されている。最上段のスクイド6₆の上部電極膜45からはバイアス電源3に接続するとともに出力線に接続するための配線3₆が引き出されている。これらの配線3₁から3₆は上部電極膜45の一部として必要なパターンになされる。最下段のスクイド6₁の左側には、これに接続された超電導接合線路1₁を構成する上部電極膜45があり、これと下部電極膜43とで構成される超電導接合およびバイアス電源3に接続する配線3₁₁が示されている。図4と図1とを対照すると、図4のレイアウトが、回路と同じ形となっていることが容易に分かる。

【0028】

上述したように、超電導磁束量子回路の戻り電流の経路8には、超電導接合の下部電極膜43を配線として用いた。超電導ドライバ回路の出力線5となる配線3₆の一部はインピーダンスを適当に設定するため、下部電極膜を接地線として用いて、出力線5に近接して配し、コプレナー型とした。これによって超電導回路チップと外部回路とのインピーダンスマッチングを得るものとした。

【0029】

このような回路構成で、超電導接合の臨界電流I_cと常伝導状態の抵抗R_nの積、すなわちI_cR_n値は温度4.2Kで2mVであった。この超電導ドライバ回路は以下に示す動作特性を示した。磁束量子列の発生部に交流電流を印加した

ところ、超電導接合線路における発生電圧は0.8mVであった。これは磁束量子列の発生頻度として400GHzに相当する。一方、超電導ドライバ回路で出力電圧は4mVであり、入力電圧を5倍に増幅できたことになる。

【0030】

図6は実施例1の超電導ドライバ回路の出力電圧の高周波特性を示す図であり、最上段に交流電源14の交流電流波形を、次段にこれによって発生される磁束量子列を、最下段に超電導ドライバ回路の出力電圧の波形を、それぞれ、示す。図において、51は最上段スクイド66の出力電圧、52は3段目スクイド63の出力電圧、53は最下段スクイド61の出力電圧を示し、上段のスクイドほど高い発生電圧を示すことがわかる。また動作周波数20GHzでも、超電導ドライバ回路は十分追従している。波形の急峻性から判断して、より高い周波数の信号に対しても、本超電導ドライバ回路は増幅作用が可能である。

【0031】

本超電導ドライバ回路の動作原理は以下のとおりである。直列に接続されたスクイド61-66は共有するインダクタ7を介して、磁束量子信号の情報が最下段のスクイド61から最上段のスクイド66まで伝達される。この結果として、各スクイド6は一斉に零電圧状態と電圧状態間をスイッチし、各スクイド6の出力電圧が足し合わされた電圧が発生する。

【0032】

各段のスクイドには直流のバイアス電流がバイアス電流源3によって供給され、各スクイドは零電圧状態にはあるが、臨界点に近い状態に保持される。磁束量子が超電導ドライバ回路の最下段のスクイド61を通り抜けたとき、磁束量子とともにループ電流がインダクタ71に流れる。このループ電流がバイアス電流に加算されるために、最下段のスクイド61は電圧状態にスイッチする。

【0033】

最下段のスクイド61のインダクタ71に加算された電流は2段目のスクイド62のループにも流れる。この結果2段目のスクイド62も超電導状態から電圧状態にスイッチする。同様にして、上下関係にある2個のスクイドで共有されるインダクタを介して、入力磁束量子とともに下段のスクイドループ電流が上段のス

クイドに伝達される。このため、直列に接続されたスクイドは次々に電圧状態にスイッチする。この基本動作に関してはカプルネンコ等の論文で紹介されている（Voltage Divider Based on Submicron Slits in A High-Tc Superconducting Film and Two Bicrystal Grain Boundaries V. K. Kaplunenko等、Applied Physics Letters、67巻282頁、1995年）。

【0034】

ただし、各スクイドのループ電流が次々と伝搬して、各スクイドが零電圧状態から超電導状態にスイッチするためには、各スクイドに適当なバイアス電流を印加しておく必要がある。バイアス電流はすべて接地電位、あるいは共通電位を通って戻り電流となる。このために必然的に、下段に位置するスクイドほど流れる電流レベルが高くなる。これに対応して、超電導接合の臨界電流を高くする必要がある。この一例として、実施例1では、上述したように、超電導接合1の臨界電流値は、それぞれ、スクイド6₁では0.25mA、スクイド6₂では0.2mA、スクイド6₃では0.15mA、スクイド6₄では0.1mA、スクイド6₅では0.07mA、スクイド6₆では0.05mAとした。

【0035】

実施例1に係る超電導ドライバ回路ではスクイド6段で数ミリボルトの出力電圧を発生できた。したがって、数ミクロン幅の配線を用いても、0.1mm以下の寸法で超電導ドライバ回路を構成できる。すなわち超電導ドライバ回路の占有面積は従来のスクイド型の1ミリメートル前後と比較して、きわめて微小なものとできる。

【0036】

実施例1の超電導ドライバ回路と、図2とのそれを対比して明らかに、実施例1では入力信号との磁気的な結合を必要とせず、いわゆる、電流注入によって、直列接続されたスクイド列がスイッチするものとなる。このため、磁気的な結合を行う場合と比べて、接地される磁気結合線との重なりがないから、接地電位面あるいはグランドプレーンとの容量成分は小さいものとできる。さらに、実施例1の超電導ドライバ回路はすべて直流電流によって駆動されるから、数十ギガヘルツの高周波特性を容易に発揮でき、広く超電導磁束量子回路に適用する

ことができる。

【0037】

また、実施例1における超電導ドライバ回路は超電導接合を構成するために必要な2層の超電導膜と、1層の層間絶縁膜だけで構成したが、グランドプレーンとなる超電導膜1層と、層間絶縁膜1層を追加して、戻り電流をグランドプレーンに流す構造でも、超電導ドライバ回路を構成することができる。ただしこの回路構造とするときは、高周波領域での動作を確保するために、最下段のスクイド61の形成される領域以外はグランドプレーンを敷かない配置とするのが良い。

【0038】

また、実施例1において、各段のバイアス電流はレイアウトの都合から、左肩、右肩から交互に供給するものとしたが、適切なバイアス電流が設定されれば、同じ方向から供給されるものとしても良いことは明らかである。

【0039】

さらに、実施例1では酸化物系の超電導薄膜で超電導ドライバ回路を構成したが、ニオブや窒化ニオブなど金属系の超電導薄膜で超電導ドライバ回路を構成することも可能である。

【0040】

(実施例2)

図7に実施例2の超電導ドライバ回路を入力信号線としての超電導接合線路とともに示す。超電導ドライバ回路13はスクイド621, 622, ---, 624が4段重ねとされた構造とした。さらに、図1と対比して分かるように、実施例2の超電導ドライバ回路では、最上段のスクイド624は1個であるが、次の段のスクイド623は2個、その次の段のスクイド622は3個、最下段のスクイド621は4個のスクイドを、それぞれ、並列に接続した。インダクタ7は、それぞれ、上下のスクイドで共有するとともに、並列接続された隣り合うスクイド同士で超電導接合を共有する構成とした。

【0041】

スクイドを構成する超電導接合1の臨界電流はすべて互いにほぼ等しい値とした。結果的に各段の超電導接合の臨界電流の和は下段のスクイドから上段のスク

イドに向けて漸次低い値となった。各スクイドループのインダクタのインダクタンス値もそれぞれほぼ等しい値とした。実施例2でも、実施例1と同様に、各スクイドの右肩および左肩に交互に直流電流のバイアス電源3を接続した。すなわち、スクイド6₂₁では左肩、スクイド6₂₂では右肩、スクイド6₂₃では左肩とし、最上段のスクイド6₂₄では、インダクタ7₂₄の中央より右側にずらせた位置に電源3を接続した。印加電流は上段のスクイド列の、超電導接合の臨界電流の和との差に対応した値とした。

【0042】

実施例2の超電導ドライバ回路の動作を検証するために入力信号としての磁束量子信号を超電導接合線路11を介して最下段のスクイド6₂₁の左肩に導入する構成とした。超電導接合線路11の他端には磁束量子列の発生部4を設けた。磁束量子列の発生部4の構成は実施例1と同じである。

【0043】

図8は実施例2の超電導ドライバ回路を酸化物系の超電導薄膜および絶縁膜によって構成した例の超電導接合に着目した断面構造を示す図である。層間絶縁膜47を介してグランドプレーン46を設けた点を除けば、実施例1と同じである。実施例2の超電導ドライバ回路を酸化物系の超電導薄膜および絶縁膜によって構成した場合のレイアウトの例は、実施例1の図1の回路と図4のレイアウトの対応と同様に、構成できるので図示は省略した。

【0044】

実施例2のグランドプレーン46は、磁気遮蔽膜として全域に設けるものとして良いが、超電導ドライバ回路の構成される領域部分では、最下段のスクイド6₂₁の領域部分のみとし、超電導ドライバ回路の2段目から最上段のスクイドの構成される領域部分には、グランドプレーンを敷かない配置とした。

【0045】

このような回路構成で、超電導接合の臨界電流I_cと常伝導状態の抵抗R_nの積、すなわちI_cR_n値は温度4.2Kで2mVであった。この超電導ドライバ回路は以下に示す動作特性を示した。磁束量子列の発生部に交流電流を印加したところ、超電導接合線路における発生電圧は0.8mVであった。一方、超電導

ドライバ回路で出力電圧は2.5mV以上であり、入力電圧を3倍以上に増幅できたことになる。

【0046】

図9は実施例2の超電導ドライバ回路の出力電圧の高周波特性を示す図であり、最上段に交流電源14の交流電流波形を、次段にこれによって発生される磁束量子列を、最下段に超電導ドライバ回路の出力電圧の波形を、それぞれ、示す。図において、54は最上段スクイド624の出力電圧、55は3段目スクイド623の出力電圧、56は2段目スクイド622の出力電圧、57は最下段スクイド621の出力電圧を示し、上段のスクイドほど高い発生電圧を示すことがわかる。また動作周波数20GHzでも、超電導ドライバ回路は十分追従している。波形の急峻性から判断して、より高い周波数の信号に対しても、本超電導ドライバ回路は増幅作用が可能である。

【0047】

実施例2の超電導ドライバ回路は、ほぼ同一の寸法で、ほぼ等しい臨界電流を有する超電導接合およびほぼ同一の寸法のインダクタを配列して構成できるために、設計通りに回路を作製するのが比較的容易である。また出力電圧を高くするために、スクイド列の段数を増加する場合、設計およびレイアウトの変更に比較的容易に対応することができる。

【0048】

(実施例3)

図10は本発明に係る超電導ドライバ回路を超電導磁束量子回路と結合した超電導回路の構成例を示すブロック図である。超電導回路の全体は、超電導磁束量子回路101、磁束量子—電圧変換回路102および超電導ドライバ回路103からなり、これら回路の間が超電導接合線路11によって接続される構成である。ここで、超電導磁束量子回路101は磁束量子を信号として各種の論理処理を行う回路であり、超電導ドライバ回路103は、実施例1あるいは実施例2として先に説明した回路である。

【0049】

図11に磁束量子—電圧変換回路の回路例を示した。磁束量子—電圧変換回路

は磁束量子22が1個到達する毎に磁束量子列を出力5として連続的に発生し、電圧状態になり、次の磁束量子22の到達によって、磁束量子列の発生を停止する回路である。磁束量子22の到達毎にこのような磁束量子列の発生と停止が繰り返される。このような磁束量子列の発生と停止が繰り返される信号を入力とする超電導ドライバ回路103では、先に述べたように、磁束量子—電圧変換回路102で発生した磁束量子列の頻度に対応した電圧を増幅する。

【0050】

実施例3では、超電導ドライバ103の構成は実施例1とほぼ同様とした。すなわち、スクイドを6段重ねた構造とし、各スクイドは左右に超電導接合を配し、上下にインダクタを設けた構成とした。インダクタはそれぞれ上下のスクイドと共有した。超電導接合の臨界電流は下段のスクイドから上段のスクイドに向けて漸次低い値とした。各スクイドの右肩および左肩に交互に直流電流の電源線を接続した。最上段のスクイドでは、インダクタの中央よりずらせた位置に電源線を接続した。酸化物系の超電導薄膜および絶縁膜によって構成し、断面構造は図8に示したものと同様とした。グランドプレーンおよび超電導接合はイットリウム・バリウム銅酸化物薄膜を上部電極および下部電極とするランプエッジ型とした。基板および電極間の層間絶縁膜にはそれぞれランタン・ストロンチウム・アルミニウム・タンタル酸化物の単結晶および薄膜を用いた。

【0051】

超電導磁束量子回路部分およびこの戻り電流の経路、超電導ドライバ回路につながる超電導接合線路、超電導ドライバ回路の最下段のスクイド、および、超電導ドライバ回路の出力線等にグランドプレーンを敷いた。ただし、超電導ドライバ回路の2段目から最上段のスクイドには、グランドプレーンを敷かない配置とした。

【0052】

このような回路構成で、超電導接合の臨界電流 I_c と常伝導状態の抵抗 R_n の積、すなわち $I_c R_n$ 値は温度4.2Kで2mVであった。磁束量子—電圧変換回路での出力電圧は0.44mVであった。この出力電圧は磁束量子の発生頻度として220GHzに相当する。磁束量子—電圧変換回路からの磁束量子列を超

電導ドライバ回路に入力した。超電導ドライバ回路によって、2mVの出力電圧が得られた。

【0053】

図12は上段に磁束量子の波形、中段に磁束量子—電圧変換回路での出力電圧波形、下段に超電導ドライバ回路の電圧波形を示す図である。磁束量子22の到達毎に磁束量子列の発生と停止が繰り返され、このような磁束量子列の発生と停止が繰り返される信号を入力とする超電導ドライバ回路103から磁束量子—電圧変換回路102で発生した磁束量子列の頻度に対応した電圧を得られている様子がわかる。

【0054】

超電導ドライバ回路は超電導磁束量子回路の出力信号を増幅するのは勿論、発生した電圧信号が超電導磁束量子回路に逆流しないことが重要である。電圧パルスの逆流は超電導磁束量子回路に対する雑音となるからである。実施例3に示した構成での磁束量子—電圧変換回路102で発生した磁束量子列は超電導磁束量子回路に逆流しないし、超電導接合に流れる電流もとくに変動していないことが図12に示す動作波形から分る。すなわち、磁束量子—電圧変換回路に入力される磁束量子の波形（上段）が、下段に示す超電導ドライバ回路の電圧によって何らの影響を受けていないことは明白である。図には超電導ドライバ回路103からの戻り電流は全く現れておらず、接合での発生電圧（磁束量子信号）は超電導ドライバ回路を接続していない場合と同一であることがわかる。

【0055】

本発明に係る超電導ドライバ回路を超電導磁束量子回路と磁束量子—電圧変換回路を介して結合して超電導回路を構成することによって、超電導磁束量子回路自体に雑音をもたらさず、かつ超電導磁束量子回路の動作マージンに影響を与えない超電導回路を構成することができる。

【0056】

（実施例4）

図13は本発明に係る超電導ドライバ回路を超電導磁束量子回路と結合した超電導回路の他の構成例を示すブロック図である。超電導回路の全体は、超電導磁

束量子回路101、磁束量子—電圧変換回路102、磁束量子増倍回路104および超電導ドライバ回路103からなり、これら回路の間が超電導接合線路11によって接続される構成である。ここで、図10と図13とを対比して明らかのように、実施例4では、磁束量子—電圧変換回路102と超電導ドライバ回路103との間に磁束量子増倍回路104が挿入された点を除けば同じである。

【0057】

先にも述べたように、超電導ドライバ回路103は入力された磁束量子列の頻度に対応した電圧が得られるものであるから、高い出力電圧を得るために、入力される磁束量子列の頻度を大きくすることが有用である。磁束量子増倍回路104はそのために挿入されたものである。

【0058】

図14は入力された1個の磁束量子を2個に増やして出力する磁束量子増倍回路の例を示す。磁束量子増倍回路は1個の磁束量子22を入力される分岐回路24と、この分岐回路24の2つの出力を伝播するための超電導接合線路11と、超電導接合線路11から出力される2個の磁束量子を入力して2個の磁束量子列として出力するコンフルエンスバッファ25によって構成される。コンフルエンスバッファ25は2本の入力線と1本の出力線5を有するもので、それぞれの入力線から出力線に磁束量子が通り抜ける。一方の入力線から他方の入力線に磁束量子が通り抜けることや、出力線から入力線に磁束量子が逆流することは阻止される。また、この回路では、分岐回路24で作られた2つの磁束量子の伝播速度が同じであっても、2個の磁束量子列として出力される。

【0059】

図14に示す磁束量子増倍回路104によって、磁束量子列は2倍の頻度となって超電導ドライバ回路103に入力される。磁束量子増倍回路104を挿入することによって、出力電圧がほぼ2倍になった。

【0060】

磁束量子増倍回路を図14に示すように1個だけでなく、2個以上直列に接続することも当然可能である。磁束量子増倍回路を2個並べれば磁束量子列の頻度は4倍に、3個並べれば頻度は8倍になる。ただし磁束量子増倍回路による磁束

量子列の頻度が超電導接合の $I_c R_n$ に対する値より大きい場合、増倍作用は抑えられる。たとえば $I_c R_n$ 値の 1 mV に対する磁束量子列の頻度は 500 GHz に相当する。

【0061】

(実施例 5)

図 15 は本発明に係る超電導ドライバ回路を超電導磁束量子回路と結合した超電導回路の他の構成例を示すブロック図、図 16 は実施例 5 に適用される超電導ドライバ回路の具体例とこれに磁束量子信号を加えるための超電導接合線路とを示す図である。超電導回路の全体は、超電導磁束量子回路 101 および超電導ドライバ回路 103 からなり、超電導磁束量子回路 101 から出力される磁束量子信号によって超電導ドライバ回路 103 がセット、リセットされる形に構成されている。

【0062】

図 16 を参照しながら、実施例 5 に適用される超電導ドライバ回路の具体例を説明する。14 は超電導ドライバ回路であり、スクイド 631, 632, 633 および 634 の 4 段重ねの構造とされている。各スクイド 6 の超電導接合 1 の臨界電流は下段のスクイドから上段のスクイドに向けて漸次低い値とした。インダクタ 731, 732, 733 および 734 の値は下段のスクイドから上段のスクイドに向けて漸次大きい値とした。臨界電流とインダクタの積を磁束量子のほぼ 1/2 とした。

【0063】

最下段のスクイド 631 を除き、スクイド 632, 633 および 634 の右肩および左肩に交互に直流電流の電源線 3 を接続した。最上段のスクイドでは、インダクタの中央よりずらせた位置に電源線を接続した。印加電流は上段のスクイドとの、超電導接合の臨界電流の差に対応した値とした。最下段のスクイド 631 に直流電流のバイアス電源線 3 が接続されていない点において図 1 に示した超電導ドライバ回路と異なる。

【0064】

超電導ドライバ回路 14 の最下段のスクイド 631 の両側に入力信号用の超電導接合線路 15, 16 を接続した。超電導接合線路 15 の左端からは超電導磁束量

子回路101から出力される磁束量子信号22が加えられ、これを超電導ドライバ回路14の最下段のスクイド631の左側に入力する。一方、超電導接合線路16は超電導接合線路15の途中から分岐されて磁束量子信号22を導入され、これを超電導ドライバ回路14の最下段のスクイド631の右側に入力する。

【0065】

実施例5の超電導ドライバ回路14は、実施例1と同様、酸化物系の超電導薄膜および絶縁膜によって構成した。超電導接合はイットリウム・バリウム銅酸化物薄膜を上部電極および下部電極とするランプエッジ型とした。基板および電極間の層間絶縁膜にはそれぞれランタン・ストロンチウム・アルミニウム・タンタル酸化物の単結晶および薄膜を用いた。実施例1と同様にグランドプレーンは設けなかった。

【0066】

実施例5の超電導ドライバ回路14は以下に示す手順で動作させた。右の超電導接合線路16から磁束量子が入力されると、超電導ドライバ回路14は電圧状態になる。つぎに左の超電導接合線路15から磁束量子が入力されると、超電導ドライバ回路は超電導状態に復帰する。超電導磁束量子回路101から出力される磁束量子信号2.2を超電導接合線路15, 16によって周波数が等しく、位相が一定の割合でずれた磁束量子信号として、超電導ドライバ回路14の最下段のスクイド631の両側から入力した。電圧状態では、超電導ドライバ回路14の出力線5で2.5mVの出力電圧が得られた。

【0067】

実施例5の超電導ドライバ回路14の動作原理は以下のとおりである。直列に接続されたスクイド631, 632, 633および634は、それぞれ、共有するインダクタ7を介して、磁束量子信号の情報が最下段から最上段まで伝達される。この結果として、各スクイドは一斉に零電圧状態と電圧状態間をスイッチし、これらが足し合わされた電圧が発生する。

【0068】

最下段のスクイド631を除き、各段のスクイド632, 633および634には直流のバイアス電流が印加され、各スクイドは零電圧状態にはあるが、臨界点に近い

状態に保持される。超電導接合線路16から磁束量子22が超電導ドライバ回路14の最下段のスクイド631に到達したとき、磁束量子にともなうループ電流がインダクタ731に流れる。しかし、最下段のスクイド631はバイアス電流が印加されていないために、磁束量子にともなうループ電流が流れるだけでは電圧状態にスイッチしない。かつ、もう一方の超電導接合線路15から次の磁束量子が到達するまで、最下段のスクイド631のループに磁束量子は留まつたままになっているので、ループ電流も流れ続ける。

【0069】

最下段のスクイド631のインダクタ731に加算された電流は2段目のスクイド632のスクイドループにも流れる。2段目のスクイド632には、バイアス電流が印加されているため、ループ電流が加算されてスクイド632は電圧状態にスイッチする。同様にして、2個のスクイドで共有されるインダクタを介して、磁束量子にともなうループ電流が上段のスクイドに伝達される。このため、直列に接続されたスクイドは次々に電圧状態にスイッチする。

【0070】

一方、もう一方の超電導接合線路15から次の磁束量子が到達すれば、最下段のスクイド631の磁束量子は消滅し、スクイドループの超電導電流は零になる。ループ電流が流れなくなるため、2段目のスクイド632は電圧状態から零電圧状態に復帰する。同様にして、直列に接続されたスクイドは次々に零電圧にスイッチする。

【0071】

本超電導ドライバ回路ではスイッチ動作に1個の磁束量子を用い、かつ最下段のスクイドが電圧状態に遷移しないので、超電導ドライバ回路のスイッチにともなう雑音は接続された超電導磁束量子回路に影響を与えない。

【0072】

図17に超電導ドライバ回路14の出力電圧の高周波特性を、入力される磁束量子とともに示した。上段は超電導接合線路16を介して入力される磁束量子を示し、これによって超電導ドライバ回路14のスクイド632, 633および634は電圧状態となる。中段は超電導接合線路15を介して入力される磁束量子を示し

、これによって超電導ドライバ回路14のスクイド632, 633および634は電圧状態から零電圧状態に復帰する。下段には超電導ドライバ回路14の各スクイドの出力電圧を示す。58は最上段スクイド634の出力電圧、59は3段目スクイド633の出力電圧、60は2段目スクイド632の出力電圧、61は最下段スクイド631の出力電圧を示し、上段のスクイドほど高い発生電圧を示すことがわかる。出力電圧2.5mVが得られている。分岐した超電導接合線路16の遅延に応じて2個の磁束量子の到達時間差に対応して、電圧の発生時間は25ピコ秒となった。また動作周波数20GHzで超電導ドライバ回路は十分追従している。波形の急峻性から判断して、より高い周波数の信号に対しても、本超電導ドライバ回路は増幅作用が可能である。

【0073】

本超電導ドライバ回路は超電導接合を構成するために必要な2層の超電導膜と、1層の層間絶縁膜で構成した。実施例1と同様、グランドプレーンとなる超電導膜1層と、層間絶縁膜1層を追加して、戻り電流をグランドプレーンに流す構造として、超電導ドライバ回路を構成しても良い。この回路構造としたときは、高周波領域での動作を確保するために、最下段のスクイド以外、グランドプレーンを敷かない配置とするのが良い。

【0074】

【発明の効果】

以上、発明の実施の形態の項で述べたごとく、本発明に係わる超電導ドライバ回路は以下の効果を有する。

- (1) 回路面積および寸法を縮小できるので、高集積回路でも用いることができ、かつ多数個の出力信号に対応して超電導ドライバ回路を配列できる。
- (2) 電源に直流電流源を用いるので、磁束量子信号と駆動電源とのタイミングを合わせる必要がなく、回路動作が容易である。また動作周波数に対する制約がなく、数十ギガヘルツの高周波領域まで対応できる。
- (3) 昇圧されたスクイド部分をグランドプレーンと重ねる必要がないので、処理できる動作周波数が低減されることなく、数十ギガヘルツの高周波領域まで対応できる。

（4）超電導ドライバ回路から超電導磁束量子回路への雑音の影響が存在しない。
したがって、超電導磁束量子回路の動作マージンの減少を来たさない。

【図面の簡単な説明】

【図1】

実施例1の超電導ドライバ回路を入力信号線としての超電導接合線路とともに示す図。

【図2】

従来用いられている制御線付きスクイド型超電導ドライバ回路の構成例を示す図。

【図3】

従来用いられている超電導接合列を利用した超電導ドライバ回路の他の構成例を示す図。

【図4】

実施例1の超電導ドライバ回路を酸化物系の超電導薄膜および絶縁膜によって構成した場合のレイアウトの例を示す図。

【図5】

図4に示すレイアウトで超電導接合に着目した断面を示す図。

【図6】

実施例1の超電導ドライバ回路の出力電圧の高周波特性を示す図。

【図7】

実施例2の超電導ドライバ回路を入力信号線としての超電導接合線路とともに示す図。

【図8】

実施例2の超電導ドライバ回路を酸化物系の超電導薄膜および絶縁膜によって構成した例の超電導接合に着目した断面構造を示す図。

【図9】

実施例2の超電導ドライバ回路の出力電圧の高周波特性を示す図。

【図10】

本発明に係る超電導ドライバ回路を超電導磁束量子回路と結合した超電導回路

の構成例を示すブロック図。

【図11】

磁束量子—電圧変換回路の回路例を示す図。

【図12】

上段に磁束量子の波形、中段に磁束量子—電圧変換回路での出力電圧波形、下段に超電導ドライバ回路の電圧波形を示す図。

【図13】

本発明に係る超電導ドライバ回路を超電導磁束量子回路と結合した超電導回路の他の構成例を示すブロック図。

【図14】

入力された1個の磁束量子を2個に増やして出力する磁束量子増倍回路の例を示す図。

【図15】

本発明に係る超電導ドライバ回路を超電導磁束量子回路と結合した超電導回路の他の構成例を示すブロック図。

【図16】

実施例5に適用される超電導ドライバ回路の具体例とこれに磁束量子信号を加えるための超電導接合線路とを示す図。

【図17】

実施例5の超電導ドライバ回路の出力電圧の高周波特性を、入力される磁束量子とともに示す図。

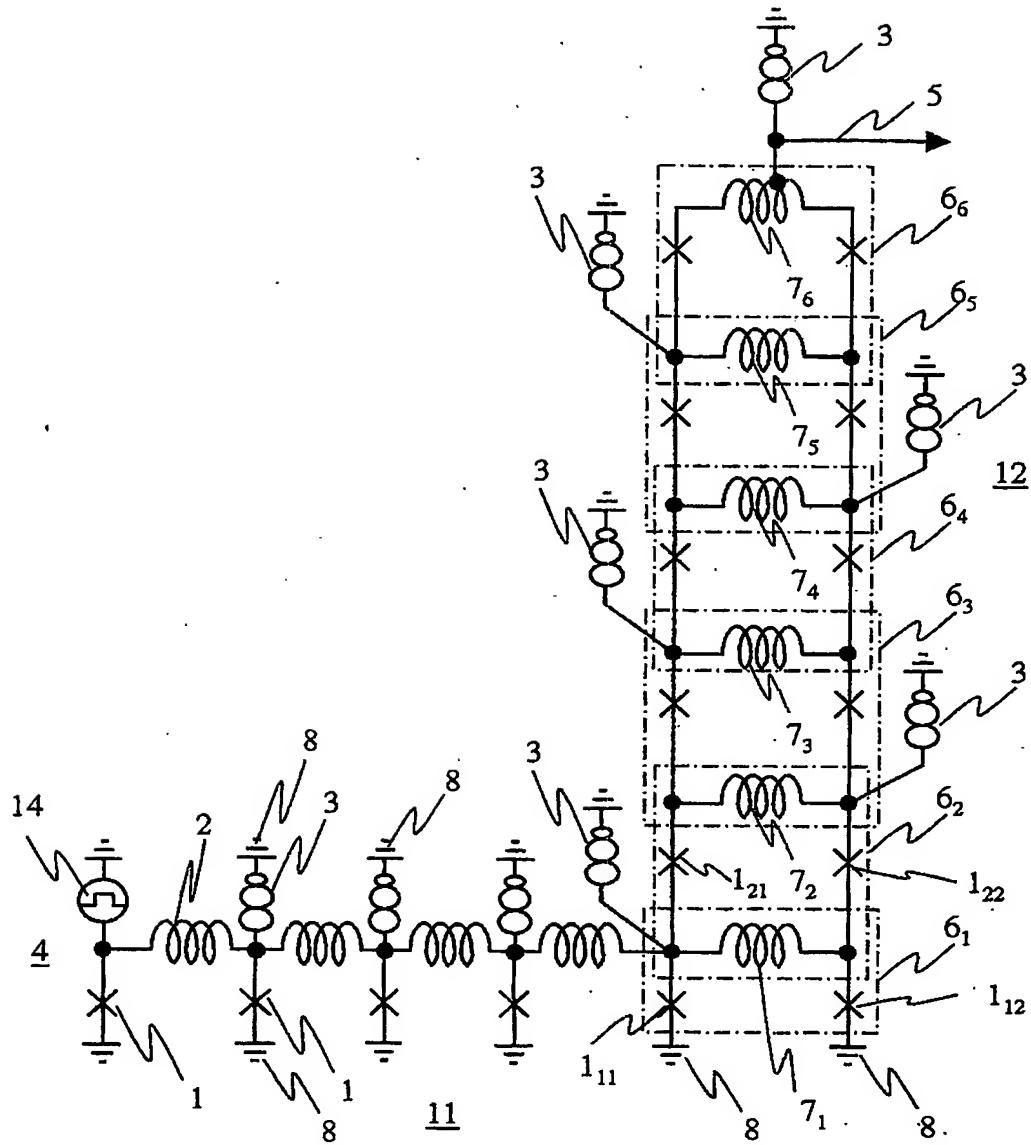
【符号の説明】

1：超電導接合、2：インダクタ、3：直流電流電源、4：信号源、5：出力信号線、6：スクイド、7：スクイドインダクタ、11, 15, 16：超電導接合線路、12, 13, 14：超電導ドライバ回路、21：制御線、22：入力信号、24：分岐回路、25：コンフルエンスバッファ回路、31：抵抗、14, 32：交流電源、41：基板、42：下部電極、43：層間絶縁膜、44：接合障壁層、45：上部電極、46：グランドプレーン、47：層間絶縁膜、51～61：スクイド各段出力電圧。

【書類名】 図面

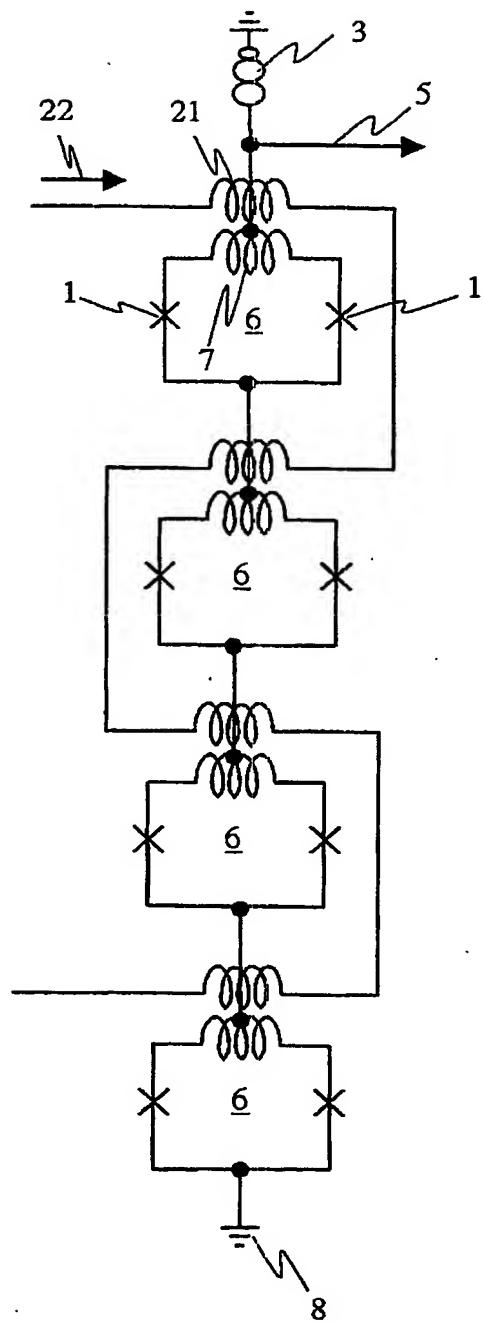
【図1】

図1

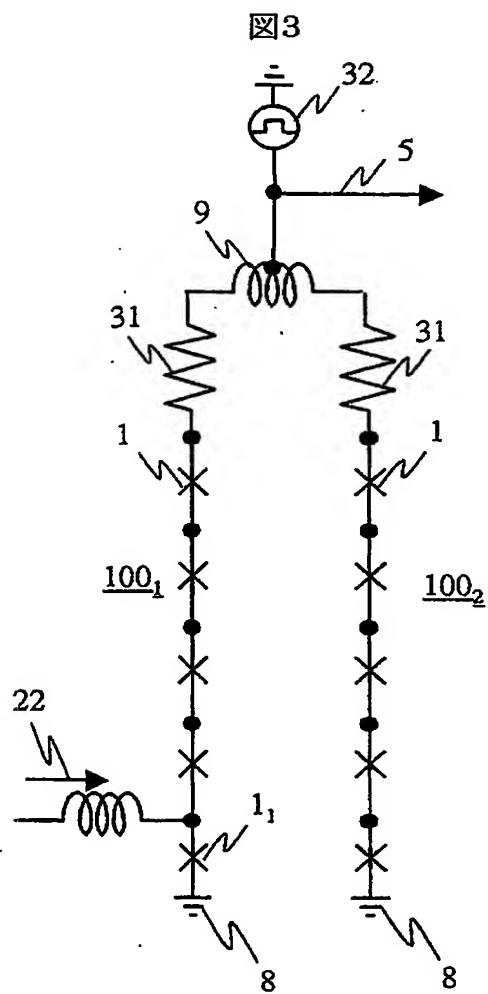


【図2】

図2

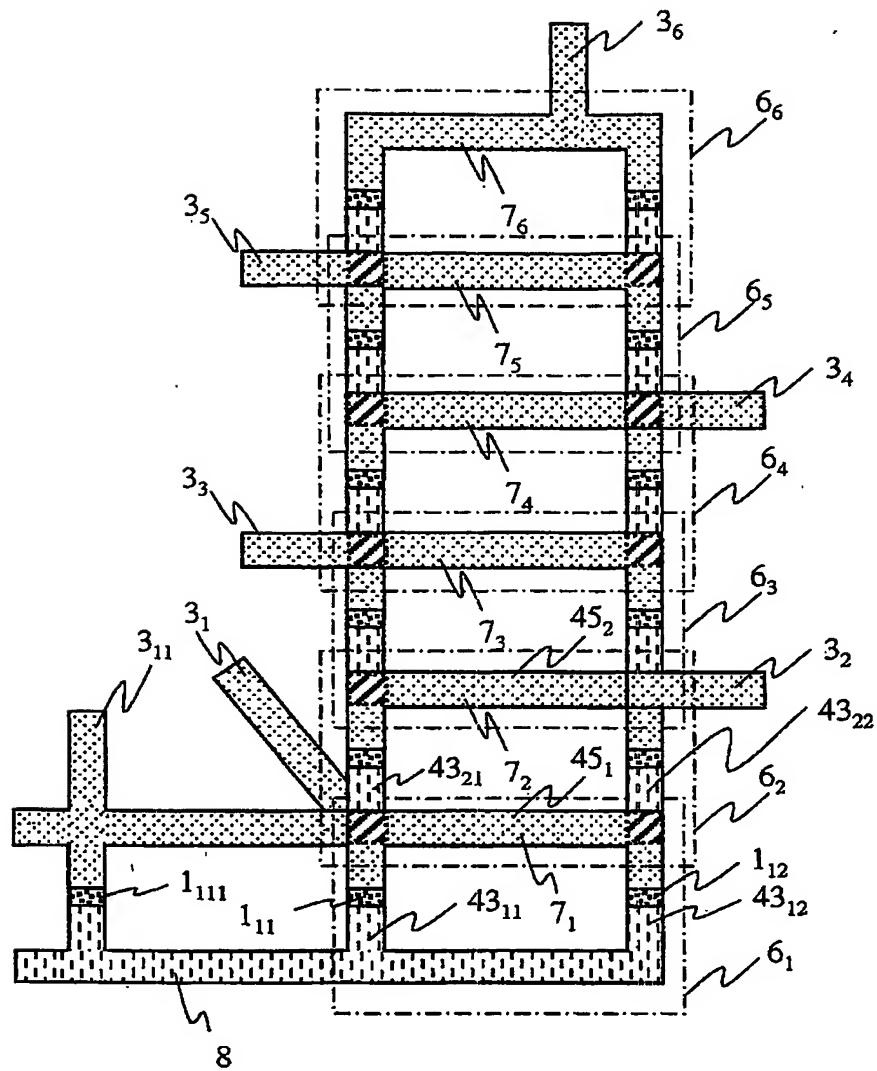


【図3】



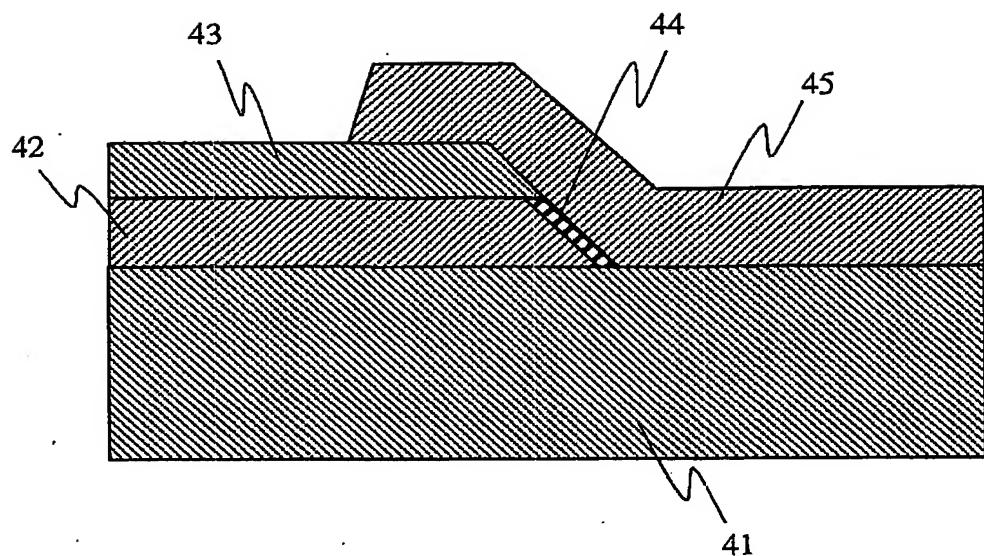
【図4】

図4



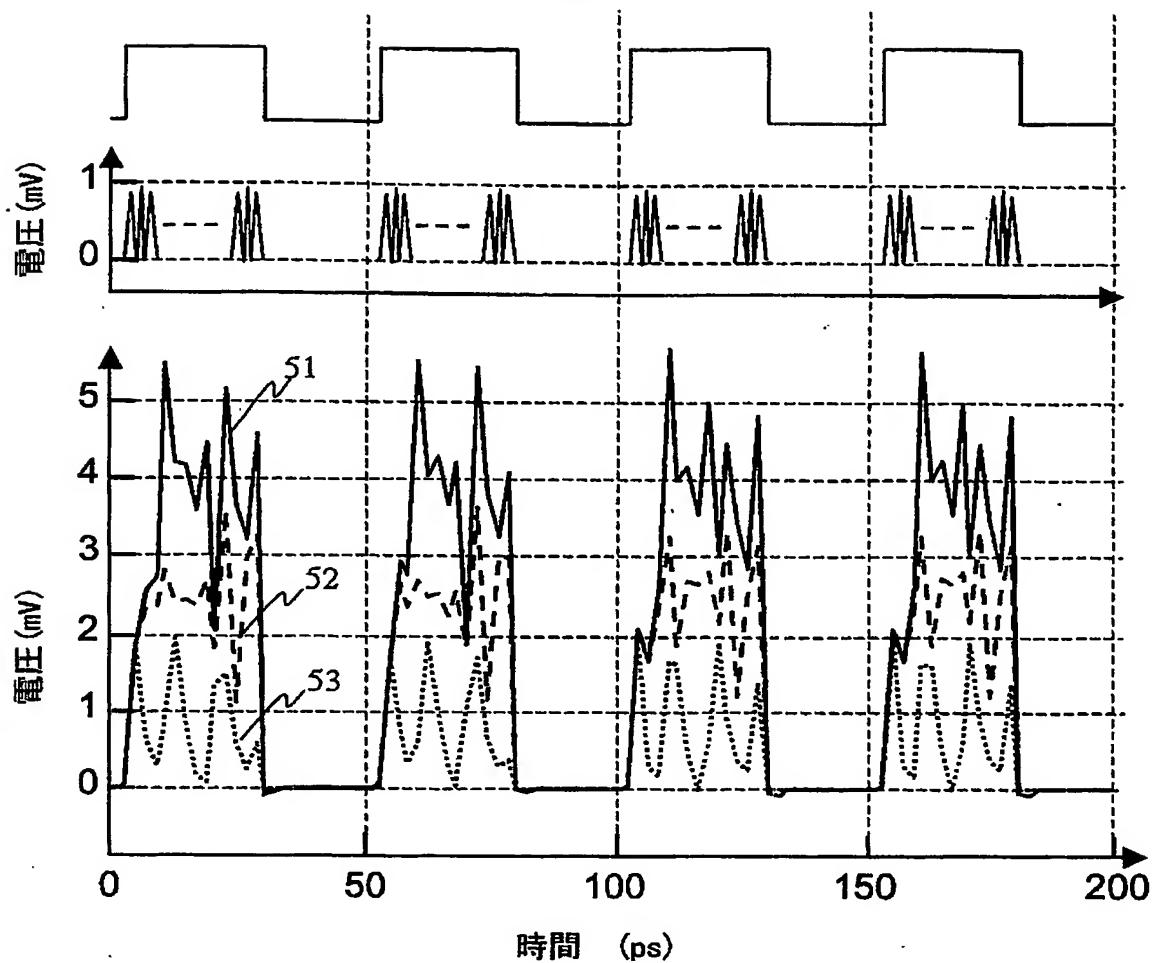
【図5】

図5



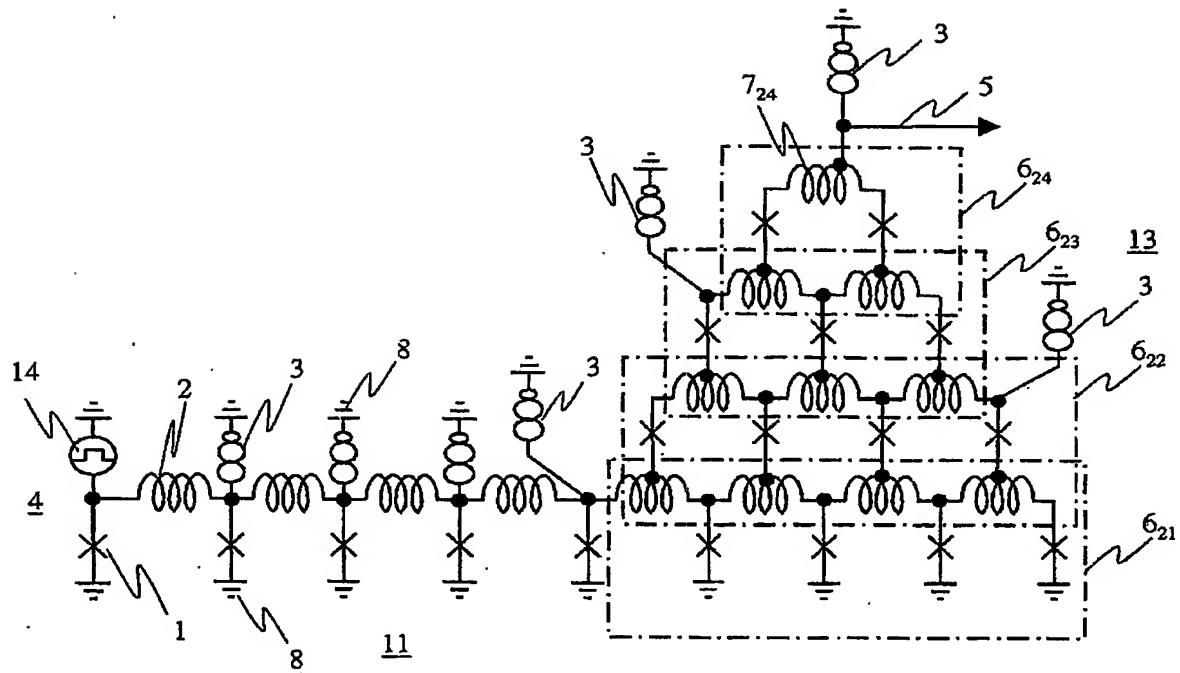
【図6】

図6



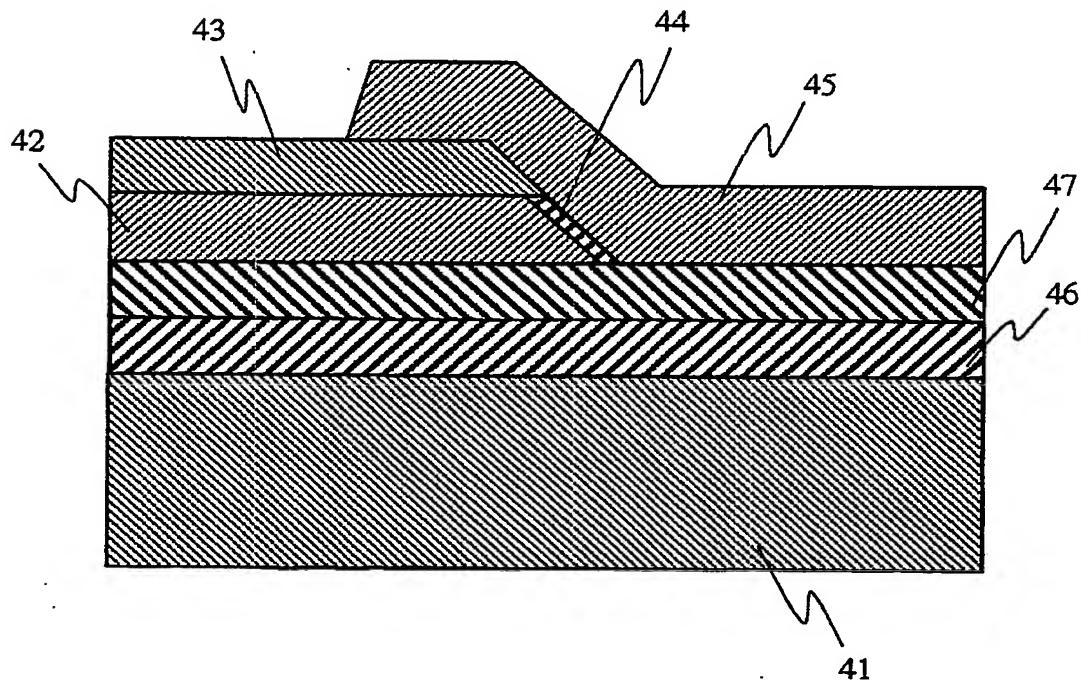
【図7】

図7



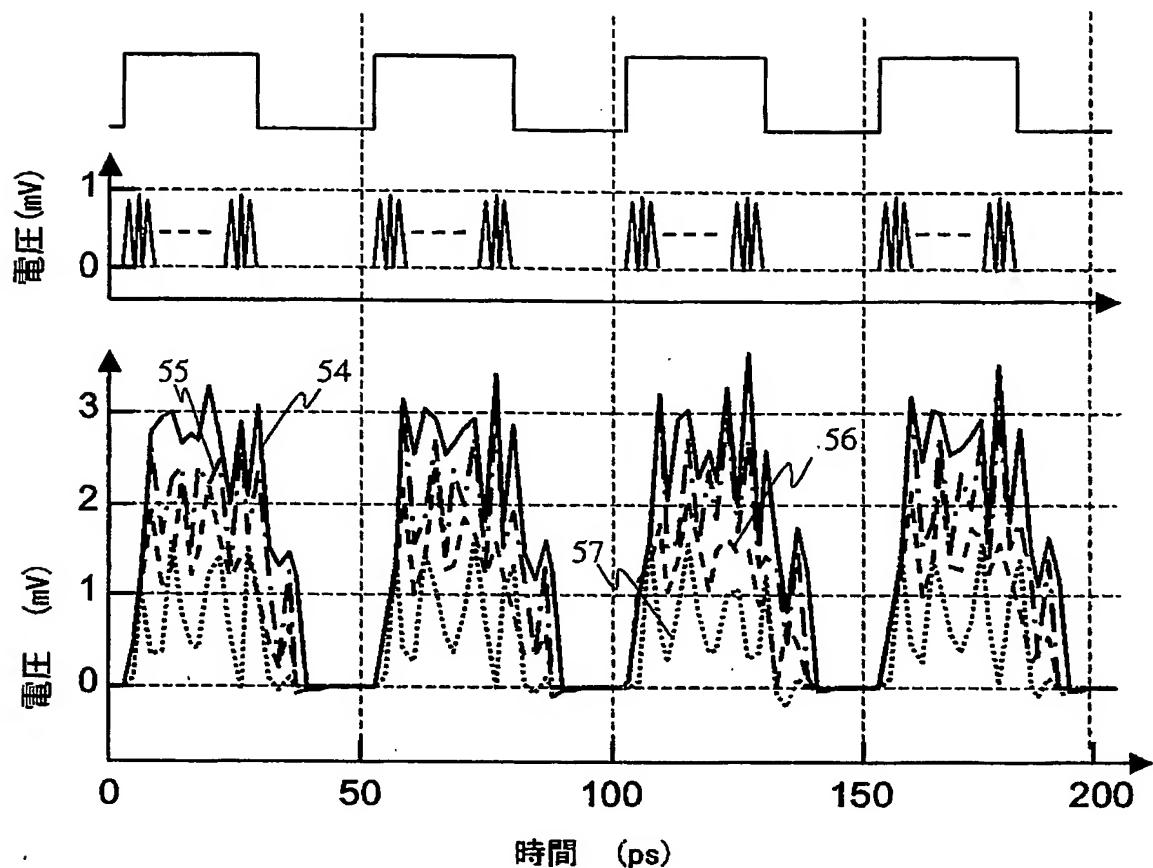
【図8】

8



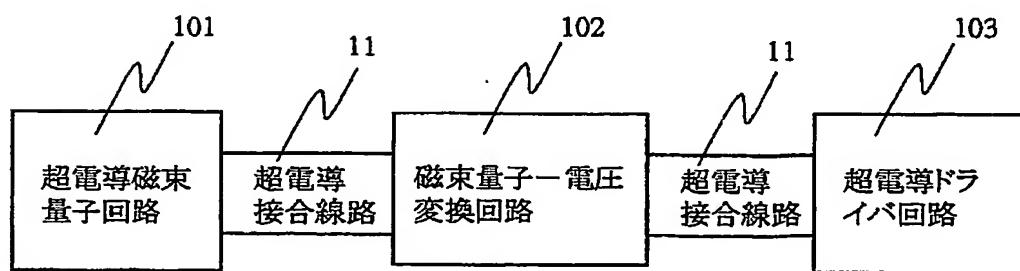
【図9】

図9



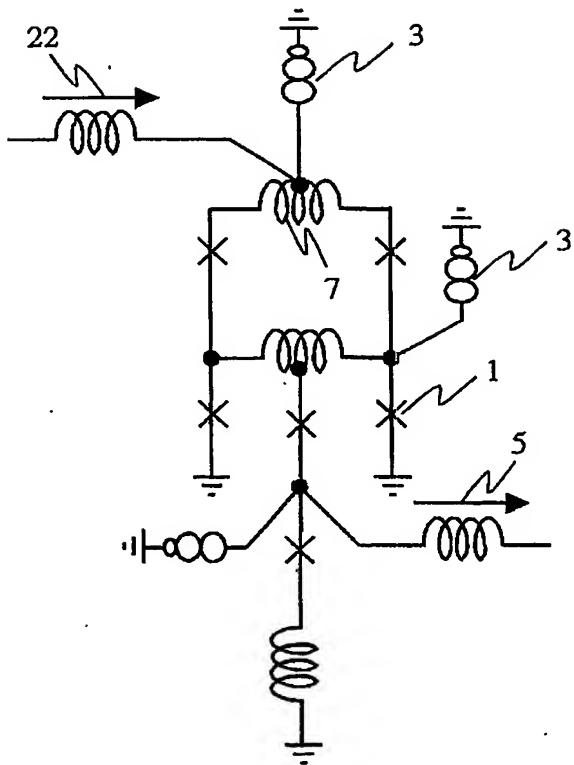
【図10】

図10



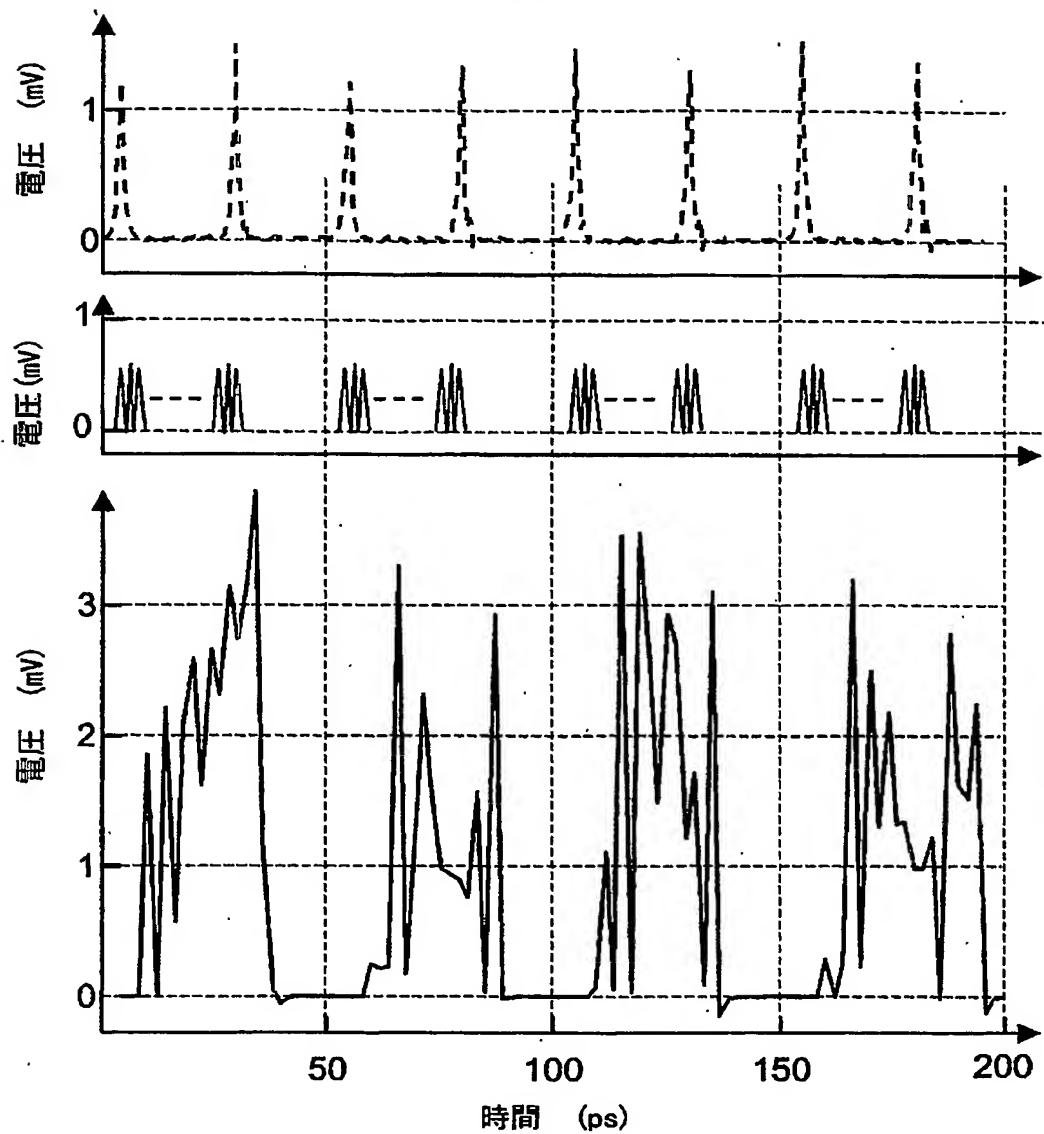
【図11】

図11

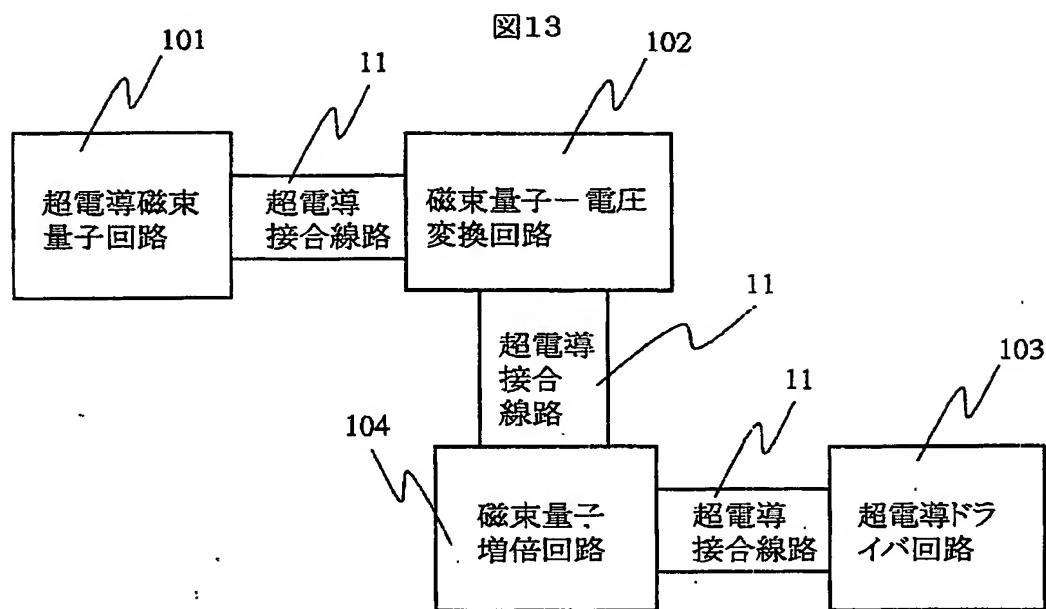


【図12】

図12

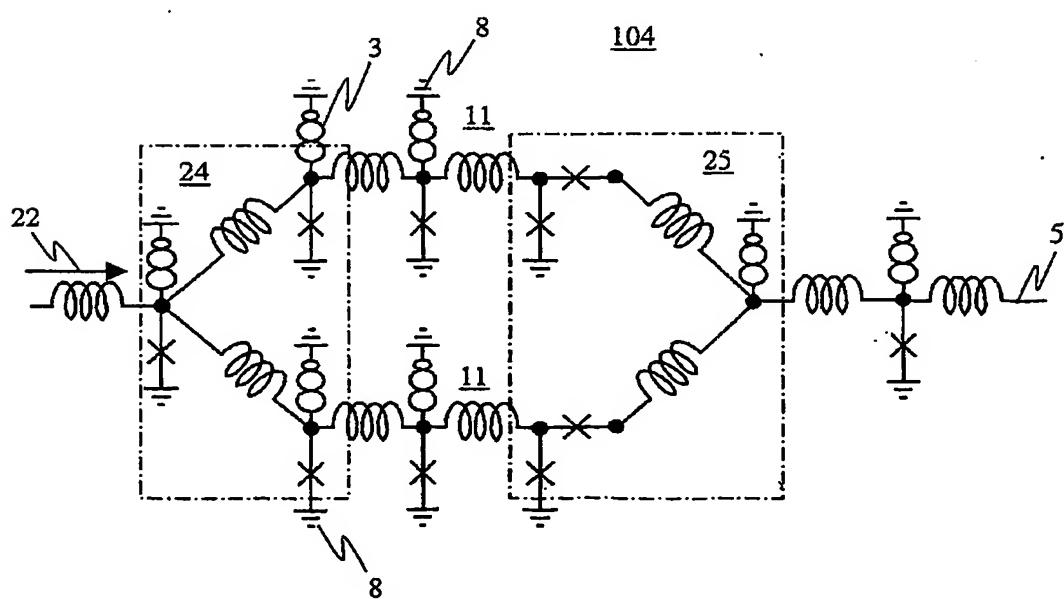


【図13】



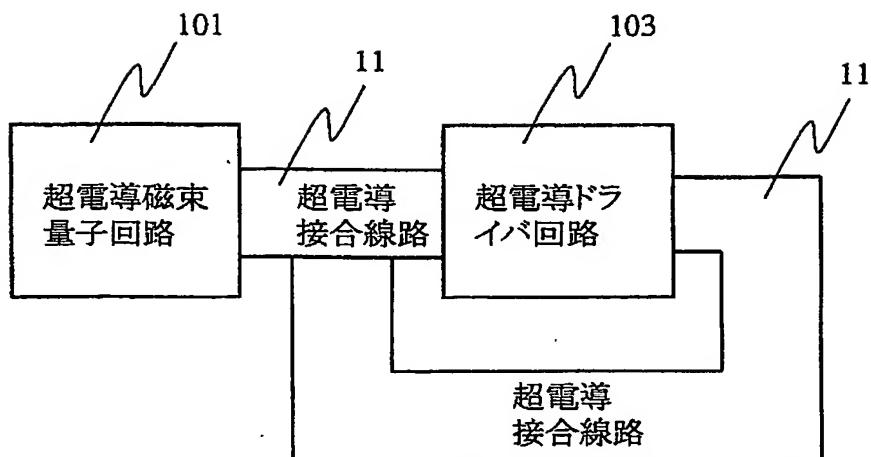
【図14】

図14



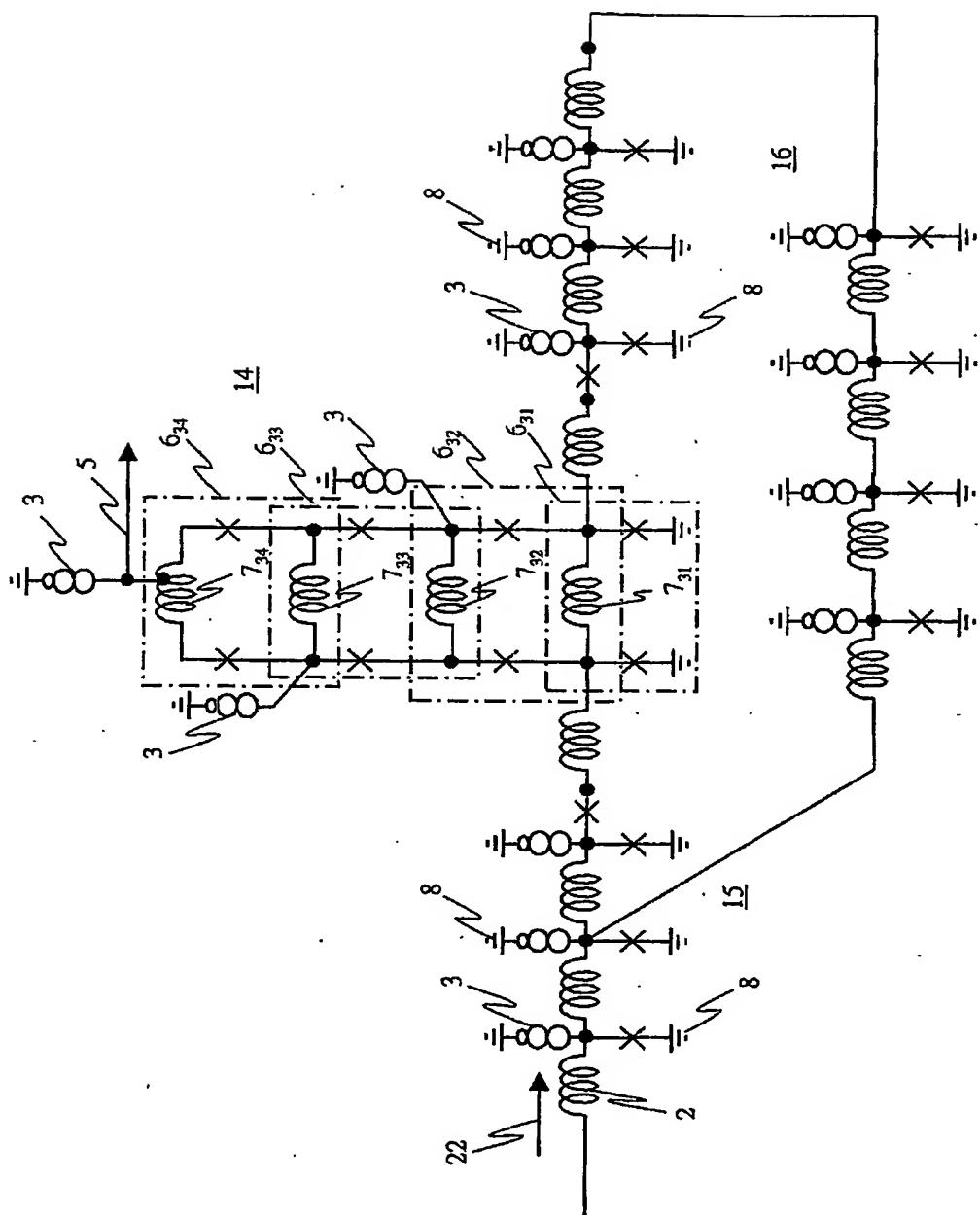
【図15】

図15



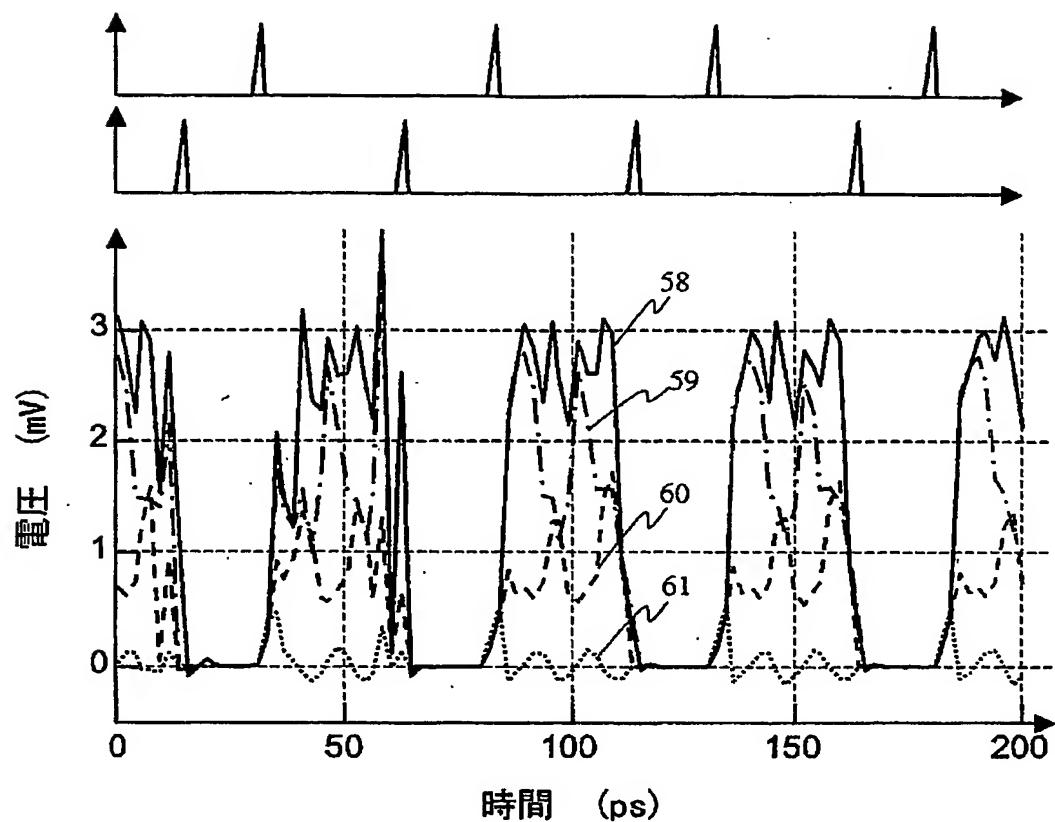
【図16】

図16



【図17】

図17



【書類名】 要約書

【要約】

【課題】 数ミリボルト以上の出力電圧を得られ、駆動電源として直流電源を用いることができ、グランドプレーンとの間で容量が形成されず、占有面積が小さい超電導ドライバ回路を得ること。

【解決手段】 超電導ドライバ回路は2個の超電導接合とインダクタを構成要素とし、これらの要素部品によって閉じたループを構成する超電導磁束量子干渉素子（スクイド）によって構成する。各スクイドはインダクタを共有して、3段以上直列に接続するものとする。

【選択図】 図1

特願2002-227149

出願人履歴情報

識別番号 [000005108]

1. 変更年月日 1990年 8月31日

[変更理由] 新規登録

住 所 東京都千代田区神田駿河台4丁目6番地
氏 名 株式会社日立製作所

特願2002-227149

出願人履歴情報

識別番号

[391004481]

1. 変更年月日

[変更理由]

住 所

氏 名

1990年12月21日

新規登録

東京都港区新橋5丁目34番3号 栄進開発ビル6階
財団法人国際超電導産業技術研究センター

特願2002-227149

出願人履歴情報

識別番号 [000005223]

1. 変更年月日 1990年 8月24日

[変更理由] 新規登録

住 所 神奈川県川崎市中原区上小田中1015番地
氏 名 富士通株式会社

2. 変更年月日 1996年 3月26日

[変更理由] 住所変更

住 所 神奈川県川崎市中原区上小田中4丁目1番1号
氏 名 富士通株式会社